

**PRODUCTION OF DIELECTRIC INSULATED AND ISOLATED SUBSTRATE**

**Patent number:** JP53057978  
**Publication date:** 1978-05-25  
**Inventor:** KAWAMATA SHIGERU; KAMEI TATSUYA  
**Applicant:** HITACHI LTD  
**Classification:**  
- International: **H01L21/76; H01L21/70; (IPC1-7): H01L21/76**  
- european:  
**Application number:** JP19760132439 19761105  
**Priority number(s):** JP19760132439 19761105

**Report a data error here**

**Abstract of JP53057978**

**PURPOSE:** To increase the scale of integration while increasing the area of island regions by performing bonding and firing of glass powder buried in isolating grooves in the same process in a dielectric insulated and isolated substrate which mutually electrically insulates and isolates a multiplicity of single crystal island regions formed with IC elements and continuously supports and fixed these.

---

Data supplied from the **esp@cenet** database - Worldwide

DERWENT-ACC-NO: 1978-48297A

DERWENT-WEEK: 197827

COPYRIGHT 2005 DERWENT INFORMATION LTD

TITLE: Prod. of dielectric insulation isolation substrate -  
with monocrystalline island of increased area and  
improved integration density

----- KWIC -----

Basic Abstract Text - ABTX (2):

The improvement comprises making isolating grooves a monocrystalline silicon substrate; filling the grooves with a glass compsn. powder through a silicon oxide film; placing a support body having an adhesive layer on the silicon substrate such that the adhesive layer is in contact with the groove-formed silicon substrate surface; heating to convert the glass powder into glass and adhesively bond the silicon substrate and the support body; and then removing the silicon substrate from the back surface to form buried silicon islands.

# BEST AVAILABLE COPY

③日本国特許庁 ④特許公開  
公開特許公報 昭53—57978

⑤出 願 昭53(1978)11月5日 ⑥出 願 人 株式会社日立製作所日立研究所内  
⑦発 明 者 川又繁 日上市幸町3丁目1番1号 株  
式会社日立製作所日立研究所内  
⑧代 理 人 弁理士 高橋明夫

発明の数 1  
審査請求 未請求

(全4頁)

## ②誘電体絶縁分離基板の製造法

②発 明 者 亀井建弥

③特 願 昭51—132439 日上市幸町3丁目1番1号 株  
式会社日立製作所日立研究所内

④出 願 昭51(1976)11月5日 ⑤出 願 人 株式会社日立製作所  
東京都千代田区丸の内一丁目5  
番1号

⑥代 理 人 弁理士 高橋明夫

## 明 細 書

発明の名称 誘電体絶縁分離基板の製造法

特許請求の範囲

1. 絶縁回路素子が構成されるシリコン酸化膜で覆  
いたれた多数の単結晶島領域と、単結晶島領域を支  
持する支持体を有する誘電体絶縁分離基板の製造  
法において、単結晶シリコン基板に設けた分離層  
にシリコン酸化膜を介してガラス組成物の体を覆  
め込む、該単結晶シリコン基板の分離層を有する  
領域、該領域を有する支持体を露出前が、単結晶  
シリコン基板となるように置き換えられ、加熱  
処理してガラス組成物の体をガラス化するととも  
に単結晶シリコン基板と支持体をはらひ、而後、  
単結晶シリコン基板を分離層を有しないように所  
定位置まで除去することを特徴とする誘電体絶縁  
分離基板の製造法。

発明の詳細な説明

本発明は単結晶回路素子が構成される多数の単結  
晶島領域を相互に絶縁して支持体で支持固定した  
誘電体絶縁分離基板の製造法に関する。

一般にモノリシック半導体集積回路の製造法に  
おいては、一つのチップ中に各種、多数の集積回  
路素子(トランジスタ、ダイオード、抵抗、容量  
)が形成されるのでこれを電氣的に絶縁分離しな  
ければならない。また、このために多数の単結晶  
島領域に分割されるので島を互に支持固定す  
る必要がある。

①発明の要旨

1

特許第53-57978号  
上記のような構成ではチップ面積が大きくなり、回  
路素子を高密度化することが困難である。  
また、分離層6を形成した単結晶島領域10に  
絶縁層7を介して分離層間に高抵抗化による多  
結晶シリコン8を成長させる工程は加熱時間が  
かかる。そのうち、分離層7以外のもので、単結  
晶した多結晶シリコン層を形成するいはエッチン  
グで除去しなければならない欠点がある。

本発明の目的は上記した従来の欠点を修正  
することであり、分離層7の主要面側の面積を  
小さく、単結晶島領域の面積を大きくした構造を  
作り、下層が単結晶回路素子の製造法において、  
分離層の厚みを小さくしたガラスの体を用いて物  
理的な方法で物理的に固定した後、支持体と単結  
晶島領域間の接合層を介して接着する工程と、分  
離層内のガラス組成物の加熱工程とを同一の加熱  
で形成することを特徴とする。

本発明の製造法を第2図に示す。本発明は、第  
1図に示すように単結晶シリコン基板1の  
表面に熱酸化膜11としてシリコン酸化膜2を形成し  
たシリコン酸化膜をマスキングしてポリエタレン  
材料により第2図(a)に示すように分離層3を形成  
する。次に第2図(b)に示すように分離層3を形  
成した領域900〜1200℃の熱処理を施してシリ  
コン酸化膜4を形成する。

分離層3を覆った単結晶シリコン基板1の上面  
シリコン酸化膜4を介して二酸化シリコンの体  
に結合剤としてポリマー、あるいは無水ポリマーの  
ある場合の組成比で均一になるように混合し、こ  
の混合剤を5を分離層3に物理的な方法で埋め込  
む。

例えば、分離層3を形成した主要面の上で混合剤  
を置き、ポリマーや結合剤による移動を加え  
て分離層内に体を通し、十分に押し込み、  
シリコンなどで作ったエッチング用の体  
を取り除く方法によつて、また、二酸化シリコン  
の体に対する結合剤の組成比は、 $SiO_2$ 、無水の重量  
比で2ないし1.3の範囲で良好な結果が得られ  
る。

一方、単結晶シリコン基板を用いた支持体6の  
主要面に分離層7として高抵抗化して原料が $SiO_2$   
 $Si_3N_4$ 、 $Al_2O_3$ を用いて温度400〜450℃で  
加熱させた $SiO_2$ 、 $Si_3N_4$ 、 $Al_2O_3$ のポリシリコン  
を覆うように形成する。分離層3をガラス  
組成物の体として覆った単結晶シリコン基板1と支  
持体6を加熱処理7を介在させて加熱処理7を行い  
1250℃の高温中で熱処理して加熱処理7をする。  
この場合第2図(c)に示すように単結晶シリコン基  
板1を下向きにして分離層3が上向きになるように成  
型してその上で支持体6を物理的に下向きに向け  
て置き、両者を同一温度1250℃の高温を加  
えて圧着する。この熱処理工程で分離層3の体も  
同時にV字の断面からガラス5が完成される。

①発明の要旨

1

